

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平11-341807

(43)公開日 平成11年(1999)12月10日

(51)Int.Cl.⁶

H 0 2 M 5/297
H 0 2 P 7/632

識別記号

F I

H 0 2 M 5/297
H 0 2 P 7/632

F

審査請求 未請求 請求項の数 4 OL (全 17 頁)

(21)出願番号

特願平10-146266

(22)出願日

平成10年(1998)5月27日

(71)出願人 000006622

株式会社安川電機

福岡県北九州市八幡西区黒崎城石2番1号

(72)発明者 夏 晓戎

福岡県北九州市八幡西区黒崎城石2番1号

株式会社安川電機内

(72)発明者 山本 栄治

福岡県北九州市八幡西区黒崎城石2番1号

株式会社安川電機内

(72)発明者 石井 佐田夫

福岡県北九州市八幡西区黒崎城石2番1号

株式会社安川電機内

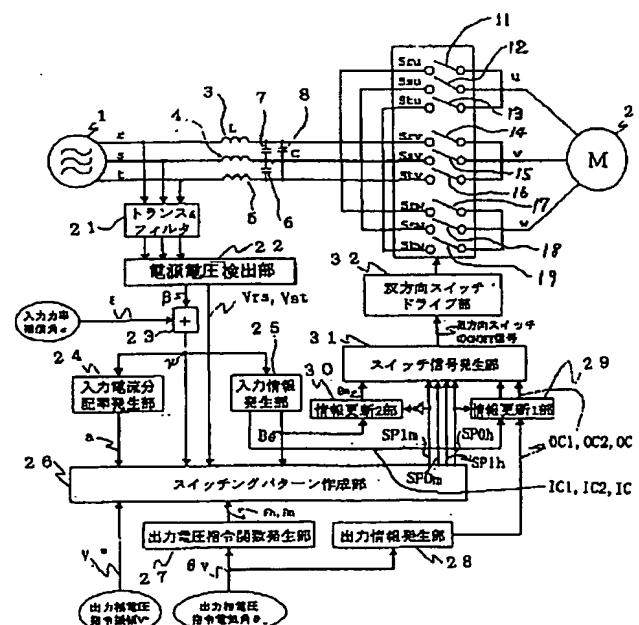
最終頁に続く

(54)【発明の名称】 三相/三相PWMサイクロコンバータの制御装置

(57)【要約】

【課題】 スイッチングキャリア周波数を電源電圧周波数と同期、非同期に関係なく入力電流に大きな振動が発生しない、制御用のCPUのオンライン計算量が少なく制御回路が簡単なPWMサイクロコンバータデジタル制御装置を提供する。

【解決手段】 三相交流電源の各相と三相出力の各相とを双方向に電流を流せ、かつ自己導通、自己遮断が可能で、PWM制御される9個の双方向スイッチで直接接続する電力変換器のPWMサイクロコンバータの制御装置において、電源電圧検出部22と、入力電流分配率発生部24と、入力情報発生部25と、出力情報発生部28と、出力電圧指令関数発生部27と、スイッチングパターン作成部26と、スイッチ信号発生部31と、双方向スイッチドライブ部32とを設ける。



(2)

1

【特許請求の範囲】

【請求項 1】 三相交流電源の各相と三相出力の各相とを双方向に電流を流せ、かつ自己導通、自己遮断が可能で、PWM制御される9個の双方向スイッチで直接接続する電力変換器のPWMサイクロコンバータの制御装置において、

前記三相交流電源電圧を入力して三相交流電源電圧位相と少なくとも1相分の三相交流電源線間電圧を出力する電源電圧検出部と、

前記三相交流電源電圧と同周波数で任意振幅の三相対称正弦波を入力電流指令とし、前記三相交流電源電圧位相を前記入力電流指令の位相とし、前記入力電流指令の位相における前記入力電流指令の絶対値の中で、最小値と中間値との比を入力電流分配率として出力する入力電流分配率発生部と、

前記入力電流指令の位相における前記各入力電流指令の絶対値の大小関係といずれか一つの絶対値の符号が判断できる情報を入力情報として出力する入力情報発生部と、

出力相電圧指令の位相を入力して前記出力相電圧指令の位相において各出力相電圧指令の大小関係が判断できる情報を出力情報として出力する出力情報発生部と、

前記出力相電圧指令の位相が、前記出力相電圧指令と同周波数かつ同位相で振幅が1の三相対称正弦波の最大値と最小値の差を出力電圧指令関数1として出力し、中間値と最小値の差を出力電圧指令関数2として出力する出力電圧指令関数発生部と、

出力電圧指令振幅を入力して、前記出力電圧指令関数1と、前記出力電圧指令関数2と、前記三相交流電源線間電圧と、前記入力電流指令の位相と、前記入力情報と、前記入力電流分配率とによって、キャリア一周期に出力相電圧指令が最大あるいは最小の出力相と入力電流指令の絶対値が最小の入力相、中間の入力相、最大の入力相の間の3個の双方向スイッチをONOFFする順番および各双方向スイッチをONする時間をこの出力相のスイッチングパターンとして作成して出力し、キャリア一周期に出力相電圧指令が中間の出力相と入力電流指令の絶対値が最小の入力相、中間の入力相、最大の入力相の間の3個の双方向スイッチをONOFFする順番および各双方向スイッチをONする時間をこの出力相のスイッチングパターンとして作成して出力するスイッチングパターン作成部と、

前記出力情報と前記入力情報と、前記スイッチングパターンによって、前記9個の双方向スイッチのキャリア一周期のONOFF信号を発生して出力するスイッチ信号発生部と、

前記9個の双方向スイッチのONOFF信号によって前記9個の双方向スイッチを駆動するゲート信号を発生して出力する双方向スイッチドライブ部とを有することを特徴とする三相/三相PWMサイクロコンバータの制御装置。

2

【請求項 2】 三相交流電源の各相と三相出力の各相とを双方向に電流を流せ、かつ自己導通、自己遮断が可能で、PWM制御される9個の双方向スイッチで直接接続する電力変換器のPWMサイクロコンバータの制御装置において、

前記三相交流電源電圧位相に入力力率補償角を足して前記入力電流指令の位相として出力する加算部を前記電源電圧検出部の出力側に有することを特徴とする請求項1記載の三相/三相PWMサイクロコンバータの制御装置。

【請求項 3】 三相交流電源の各相と三相出力の各相とを双方向に電流を流せ、かつ自己導通、自己遮断が可能で、PWM制御される9個の双方向スイッチで直接接続する電力変換器のPWMサイクロコンバータの制御装置において、

前記スイッチングパターン作成部から出力されたスイッチングパターンによってキャリア一周期の間に特定の期間だけ前記出力情報と前記入力情報を前記スイッチ信号発生部へ出力する情報更新部を前記スイッチ信号発生部の入力側に有することを特徴とする請求項1記載の三相/三相PWMサイクロコンバータの制御装置。

【請求項 4】 三相交流電源の各相と三相出力の各相とを双方向に電流を流せ、かつ自己導通、自己遮断が可能で、PWM制御される9個の双方向スイッチで直接接続する電力変換器のPWMサイクロコンバータの制御装置において、

前記三相交流電源電圧位相に前記入力力率補償角を足して前記入力電流指令の位相として出力する加算部と、

前記スイッチングパターン作成部から出力されたスイッチングパターンによってキャリア一周期の間に特定の期間だけ前記出力情報と前記入力情報を前記スイッチ信号発生部へ出力する情報更新部とを有することを特徴とする請求項1記載の三相/三相PWMサイクロコンバータの制御装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は交流電圧を任意の交流電圧に変換するPWMサイクロコンバータに関する。

【0002】

【従来の技術】 PWMサイクロコンバータは直流リンクに平滑インダクタンスや平滑コンデンサのエネルギー蓄積要素が必要ない、自由な出力周波数・振幅の出力でき、入力電流波形にも出力電圧波形にも低次高調波がない、電力回生が可能であり、直接式交流-交流電力変換装置である。しかし、PWMサイクロコンバータには、入力側と出力側が直接双方向スイッチによって接続されており、入力側と出力側の間にエネルギー蓄積要素がないので、電源電圧の変動、非対称あるいは歪みがあるとき出力側に直接影響する。電源電圧の瞬時値を用いることにより電源電圧の変動、非対称あるいは歪みがある時オンラインで対応できるこれまでのPWMサイクロコン

(3)

3

バータの制御方法では入力力率が可変できない、すなわち入力力率が1に固定している。実際には、フィルタの影響で、入力力率が1ではないという欠点があった。電気学会論文誌D分冊、116巻6号、1996年、PP644-651に提案されたPWMサイクロコンバータ制御方法では、電源電圧の瞬時値と入力電流指令により電源電圧変動等にも対応できるし、入力力率を可変することもできる。

【0003】

【発明が解決しようとする課題】ところが、電気学会論文誌D分冊、116巻6号、1996年、PP644-651に提案されたPWMサイクロコンバータ制御方法および制御装置では、アナログ制御方式で六つの出力線間電圧指令より作成した六つのスイッチングパターンから出力三相のスイッチングパターンを選択するので、デジタル制御方式の場合にはCPUの計算量が多いまたは制御回路が複雑という問題があった。また、その制御方法では、スイッチングキャリア(以下キャリアと略す)周波数を電源電圧周波数と同期する必要がある。非同期の場合あるいは同期の時キャリアと入力電流指令の位相がずらしている場合には、キャリア一周期の間に入力電流指令の絶対値が最小と中間の相が切り替わって入力電流分配のバランスが破壊されるので入力電流に大きな振動が発生するという問題と、入力電流指令の絶対値が最大の相が変わると出力電圧が不安定という問題もあった。そこで、本発明は電気学会論文誌D分冊、116巻6号、1996年、PP644-651に提案されたPWMサイクロコンバータ制御方法を改善して、スイッチングキャリア周波数を電源電圧周波数と同期、非同期に関係なく入力電流に大きな振動が発生しない、制御用のCPUのオンライン計算量が少なく制御回路が簡単なPWMサイクロコンバータデジタル制御装置を提供することを目的とする。

【0004】

【課題を解決するための手段】上記問題を解決するため、本発明は三相交流電源の各相と三相出力の各相とを双方向に電流を流せ、かつ自己導通、自己遮断が可能で、PWM制御される9個の双方向スイッチで直接接続する電力変換器のPWMサイクロコンバータの制御装置において、前記三相交流電源電圧を入力して、三相交流電源電圧位相と、少なくとも1相分の三相交流電源線間電圧を出力する電源電圧検出部と、前記三相交流電源電圧と同周波数で任意振幅の三相対称正弦波を入力電流指令とし、前記三相交流電源電圧位相を前記入力電流指令の位相とし、前記入力電流指令の位相における前記入力電流指令の絶対値の中で、最小値と中間値との比を入力電流分配率として出力する入力電流分配率発生部と、前記入力電流指令の位相における前記各入力電流指令の絶対値の大小関係といずれか一つの絶対値の符号が判断できる情報を入力情報として出力する入力情報発生部と、出力相電圧指令の位相を入力して、前記出力相電圧指令

4

の位相において各出力相電圧指令の大小関係が判断できる情報を出力情報として出力する出力情報発生部と、前記出力相電圧指令の位相が、前記出力相電圧指令と同周波数かつ同位相で振幅が1の三相対称正弦波の最大値と最小値の差を出力電圧指令関数1として出力し、中間値と最小値の差を出力電圧指令関数2として出力する出力電圧指令発生部と、出力電圧指令振幅を入力して、前記出力電圧指令関数1と、前記出力電圧指令関数2と、前記三相交流電源線間電圧と、前記入力電流指令の位相と、前記入力情報と、前記入力電流分配率によって、キャリア一周期に出力相電圧指令が最大あるいは最小の出力相と入力電流指令の絶対値が最小の入力相、中間の入力相、最大の入力相の間の3個の双方向スイッチをONOFFする順番および各双方向スイッチをONする時間をこの出力相のスイッチングパターンとして作成して出力し、キャリア一周期に出力相電圧指令が中間の出力相と入力電流指令の絶対値が最小の入力相、中間の入力相、最大の入力相の間の3個の双方向スイッチをONOFFする順番および各双方向スイッチをONする時間をこの出力相のスイッチングパターンとして作成して出力するスイッチングパターン作成部と、前記出力情報と前記入力情報と、前記スイッチングパターンによって、前記9個の双方向スイッチのキャリア一周期のONOFF信号を発生して出力するスイッチ信号発生部と、前記9個の双方向スイッチを駆動するゲート信号を発生して出力する双方向スイッチドライブ部とを有する。また、三相交流電源の各相と三相出力の各相とを双方向に電流を流せ、かつ自己導通、自己遮断が可能で、PWM制御される9個の双方向スイッチで直接接続する電力変換器のPWMサイクロコンバータの制御装置において、前記三相交流電源電圧位相に入力力率補償角を足して前記入力電流指令の位相として出力する加算部を前記電源電圧検出部の出力側に有する。また、三相交流電源の各相と三相出力の各相とを双方向に電流を流せ、かつ自己導通、自己遮断が可能で、PWM制御される9個の双方向スイッチで直接接続する電力変換器のPWMサイクロコンバータの制御装置において、前記スイッチングパターン作成部から出力されたスイッチングパターンによってキャリア一周期の間に特定の期間だけ前記出力情報と前記入力情報を前記スイッチ信号発生部へ出力する情報更新部を前記スイッチ信号発生部の入力側に有する。また、三相交流電源の各相と三相出力の各相とを双方向に電流を流せ、かつ自己導通、自己遮断が可能で、PWM制御される9個の双方向スイッチで直接接続する電力変換器のPWMサイクロコンバータの制御装置において、前記三相交流電源電圧位相に前記入力力率補償角を足して前記入力電流指令の位相として出力する加算部と、前記スイッチングパターン作成部から出力されたスイッチングパターンによってキャリア一周期の間に特定の期間だけ前記出力情報と

(4)

5

前記入力情報を前記スイッチ信号発生部へ出力する情報更新部とを有する。

【0005】

【発明の実施の形態】以下、本発明の実施の形態を図に基づいて説明する。図1は本発明の実施の形態のPWMサイクロコンバータを用いた電力変換器の回路構成を示すブロック構成図である。図中符号1は三相交流電源、2は三相交流電動機、3、4、5はリアクトル、6、7、8はコンデンサ、11、12、13、14、15、16、17、18、19は自己消弧能力をもつ双方向スイッチ、21は三相トランジストとフィルタ、22は電源電圧検出部、23は加算部、24は入力電流分配率発生部、25は入力情報発生部、26はスイッチングパトーン作成部、27は出力電圧指令関数発生部、28は出力情報発生部、29は情報更新1部、30は情報更新2部、31はスイッチ信号発生部、32は双方向スイッチドライブ部である。

【0006】図1のトランジストとフィルタ21はコンデンサ6、7、8ところの二つの線間電圧あるいは三相交流電源1の二つの線間電圧（本例では三相交流電源1のr相とs相およびs相とt相の間の線間電圧）を変圧してノイズを取り除いて出力する。図1の電源電圧検出部22はトランジストとフィルタ21を経由した電源電圧瞬時値を入力し、トランジストとフィルタ21の影響を補正した電*

$$\gamma_1 = \begin{cases} \gamma & 0 \leq \gamma < 60 \\ \gamma - 60 & 60 \leq \gamma < 120 \\ \gamma - 120 & 120 \leq \gamma < 180 \\ \gamma - 180 & 180 \leq \gamma < 240 \\ \gamma - 240 & 240 \leq \gamma < 300 \\ \gamma - 300 & 300 \leq \gamma < 360 \end{cases} \dots\dots\dots (1)$$

$$a = \begin{cases} \sin(\gamma_1)/\sin(60-\gamma_1) & 0 \leq \gamma_1 < 30 \\ \sin(60-\gamma_1)/\sin(\gamma_1) & 30 \leq \gamma_1 < 60 \end{cases} \dots\dots\dots (2)$$

【0009】図1の入力情報発生部25は加算部23からのr相の入力電流指令の位相 γ により、入力情報テーブルから入力電流指令の区間番号（以下ICと略す）すなわち（IC1、IC2、IC3）と基準信号（以下Beと略す）とを

6

*源r相の相電圧の位相 β と、電源r相とs相の間の線間電圧 V_{rs} と、s相とt相の間の線間電圧 V_{st} とを出力する。電源電圧検出部22では、三相交流電源が対称正弦波の場合には、一つだけの電源線間電圧を出力して、後の装置で電源電圧の位相により正弦関数を利用して二つあるいは三つの電源線間電圧を推算する方もよいが、三相交流電源が非対称あるいは歪んでいる場合には、二つの電源線間電圧を出力した方がよい。図1の加算部23は入力率補償角 ϵ を入力して電源電圧検出部22からの電源r相の相電圧の位相 β と加えてr相の入力電流指令の位相 γ として出力する。三相の入力電流指令は電源相電圧の位相と ϵ だけずらしている任意な振幅の三相対称な正弦波である。図2に三相電源相電圧と三相入力電流指令の波形および ϵ を示している。

【0007】図1の入力電流分配率発生部24は加算部23からのr相の入力電流指令の位相 γ により、入力電流分配率テーブルから入力電流分配率 a を読み込んで出力する。入力電流分配率 a は三相入力電流指令の絶対値の中に最小値と中間値との比である。 γ と入力電流分配率 a の関係は公式（1）、（2）通りである。あらかじめ入力電流分配率 a を計算して入力電流分配率テーブルに置く。図2に入力電流分配率 a の波形を示している。

【0008】

【数1】

読み込んで出力する。入力情報テーブルは表1に示すようになる。

【0010】

【表1】

(5)

7

8

γ(度)	入力情報テーブル				IC	入力相情報					
	IC3	IC2	IC1	Be		Jr	Kr	Js	Ks	Jt	Kt
0~30	0	0	1	1	1	0	1	0	0	1	0
30~80	0	1	0	1	2	1	0	0	0	0	1
60~90	0	1	0	0	2	1	0	0	0	0	1
90~120	0	1	1	0	3	1	0	0	1	0	0
120~150	0	1	1	1	3	1	0	0	1	0	0
150~180	1	0	0	1	4	0	1	1	0	0	0
180~210	1	0	0	0	4	0	1	1	0	0	0
210~240	1	0	1	0	5	0	0	1	0	0	1
240~270	1	0	1	1	5	0	0	1	0	0	1
270~300	0	0	0	1	0	0	0	0	1	1	0
300~330	0	0	0	0	0	0	0	0	1	1	0
330~360	0	0	1	0	1	0	1	0	0	1	0

【0011】図2にBeの波形およびICを示す。入力電流指令の区間番号ICは図2に示すように入力電流指令の一周期を60°ごと分けている各区間の番号である。各区間に各入力相の入力電流指令の大小関係は変わらない、すなわちICによって各入力相の入力電流指令が最小か中間か最大かということは分かっている。ICは0から5までで、(IC1, IC2, IC3)はICの二進数の三ビットである。基準信号Beはデジタル1ビットで、絶対値が最大となる入力電流指令の符号を識別する信号である。Be=0の時絶対値が最大となる入力電流指令が正で、Be=1の時負である。IC1, IC2, IC3とBeを合わせて、各入力相の入力電流指令の絶対値が最小か中間か最大かを判断できる。入力電流指令の絶対値が最大となる入力相を入力Bas相と定義する。入力電流指令の絶対値が最小となる入力相*

*を入力Sec相と定義する。入力電流指令の絶対値が中間となる入力相を入力Top相と定義する。

【0012】図1の出力電圧指令関数発生部27は出力相電圧指令の位相 θ_v を入力して出力電圧指令関数のテーブルから出力電圧指令関数1(以下Fhと略す)と出力電圧指令関数2(以下Fmと略す)を読み込んで出力する。Fh, Fmはそれぞれ出力相電圧指令と同周波数および同位相の振幅が1の三相対称正弦波の最大値と最小値との差、中間値と最小値との差である。 θ_v とFh, Fmの関係を(3)、(4)、(5)に示す。あらかじめFh, Fmを計算して出力電圧指令関数のテーブルに置く。図3に三相出力電圧指令、Fh, Fmの波形を示す。

【0013】

【数2】

$$\theta_{v1} = \begin{cases} \theta_v & 0 \leq \theta_v < 90 \\ \theta_v - 120 & 90 \leq \theta_v < 210 \\ \theta_v - 240 & 210 \leq \theta_v < 330 \\ \theta_v - 360 & 330 \leq \theta_v < 360 \end{cases} \dots \dots \dots (3)$$

$$Fh = \begin{cases} \sin(60 - \theta_{v1}) + \sin(60 + \theta_{v1}) & \theta_{v1} < 30 \\ \sin(\theta_{v1}) + \sin(60 + \theta_{v1}) & 30 \leq \theta_{v1} \end{cases} \dots \dots \dots (4)$$

$$Fm = \begin{cases} \sin(\theta_{v1}) + \sin(60 + \theta_{v1}) & \theta_{v1} < 30 \\ \sin(60 - \theta_{v1}) + \sin(60 + \theta_{v1}) & 30 \leq \theta_{v1} \end{cases} \dots \dots \dots (5)$$

【0014】図1の出力情報発生部28は出力相電圧指令の位相 θ_v を入力して出力情報テーブルから出力電圧指令の区間番号(以下OCと略す)すなわち(OC1, OC2, OC3)を読み込んで出力する。出力情報テーブルは表2に

示すように作る。

【0015】

【表2】

(6)

9

10

θv (度)	出力情報テーブル			DC	出力相情報					
	OC3	OC2	OC1		J _u	K _u	J _v	K _v	J _w	K _w
0~30	0	0	1	1	0	1	0	0	1	0
30~90	0	1	0	2	1	0	0	0	0	1
90~150	0	1	1	3	1	0	0	1	0	0
150~210	1	0	0	4	0	1	1	0	0	0
210~270	1	0	1	5	0	0	1	0	0	1
270~330	0	0	0	0	0	0	0	1	1	0
330~360	0	0	1	1	0	1	0	0	1	0

【0016】ICと同様に出力電圧指令の区間番号OCは図3に示すように出力電圧指令の一周期を60°毎分けている各区間の番号である。各区間に各出力相の出力相電圧指令の大小関係は変わらない、すなわちOCによって各出力相の出力相電圧指令が最小か中間か最大かということは分かっている。OCは0から5までで、(OC1、OC2、OC3)はOCの二進数の三ビットである。実際には、入力情報テーブルを出力情報テーブルとして、(θv、IC1、IC2、IC3)を替わりに(θv、OC1、OC2、OC3)を使ってもよい。基準信号Beが1の時に出力相電圧指令が最大となる出力相を、またはBeが0の時に出力相電圧指令が最小となる出力相を出力High相と各々定義する。Beが1の時に出力相電圧指令が最小となる出力相を、またはBeが0の時に出力相電圧指令が最大となる出力相を出力Low相と各々定義する。出力相電圧指令が中間となる出力相を出力Middle相と定義する。

【0017】図1のスイッチングパターン作成部26は出力相電圧指令の振幅V*を入力し、また出力電圧指令関数発生部27からの出力電圧指令関数1(Fh)と出力電圧指令関数2(Fm)、入力電流分配率発生部24からの入力電流分配率a、入力情報発生部25からの基準信号Be、加算部23からのr相の入力電流指令の位相γ、および

$$Ed = \Delta e_{top} + a * \Delta e_{sec}$$

$$Vh^* = Fh * V^*$$

$$Vm^* = Fm * V^*$$

図4のタイミング計算部44は図5に示すようなスイッチングパターン(SPOh、SP1h、SP0m、SP1m)を発生する

※ および電源電圧検出部22からの電源線間電圧(Vrs、Vst)により、スイッチングパターン(SPOh、SP1h、SP0m、SP1m)を作成して出力する。図4はスイッチングパターン作成部の構成図である。図中符号41は電圧指令関数変換部、42は電源電圧変換部、43は出力線間電圧指令計算部、44はタイミング計算部、45はパターン発生部である。図4の電圧指令関数変換部41は基準信号BeによってFmをFm'に変換する。Be=0の時、Fm' = Fh - Fm とし、Be=1の時、Fm' = Fmとする。図4の電源電圧変換部42はr相の入力電流指令の位相γと電源線間電圧(Vrs、Vst)により加算と引算だけを用いて、 $\Delta etop = ABS(etop - ebas)$ と $\Delta esec = ABS(esec - ebas)$ を計算する。ここにおいてABS(x)はxの絶対値を表わすものとする。なお、ebasは入力Bas相の瞬時相電圧であり、esecは入力Sec相の瞬時相電圧であり、etopは入力Top相の瞬時相電圧であり、 $\Delta etop$ は入力Top相と入力Bas相の間の線間電圧の絶対値であり、 $\Delta esec$ は入力Sec相と入力Bas相の間の線間電圧の絶対値である。図4の出力線間電圧指令計算部43は公式(6)で仮直流電圧Edを、公式(7)で出力High相と出力Low相の間の線間電圧指令の絶対値Vh*を、公式(8)で出力Middle相と出力Low相の間の線間電圧指令の絶対値Vm*を計算する。

$$..... (6)$$

$$..... (7)$$

$$..... (8)$$

※ため、公式(9)(10)(11)(12)でタイミング(T0h、T1h、T0m、T1m)を計算する。

$$..... (9)$$

$$..... (10)$$

$$..... (11)$$

$$..... (12)$$

よってスイッチングパターン(SPOh、SP1h、SP0m、SP1m)を発生してもよい。すなわち、キャリア三角波が $(1+a)*Vh^*$ より高い時SPOhを1に、低い時SPOhを0にし、キャリア三角波がVh*より高い時SP1hを1に、低い時SP1hを0にする。同様に、 $(1+a)*Vm^*$ 、Vm*によって(SPOm、SP1m)を発生する。(SPOh、SP1h)は出力High相のスイッチングパターンであり、(SPOh、SP1h)によって表3に示すように出力High相に接続された3個の双方向スイッチをONする。

なお、T2はキャリアの半周期である。実際には、Edの割り算は出力線間電圧指令発生部43で一回割り算だけで計算した方がよい。図4のパターン発生部45はタイミング(T0h、T1h、T0m、T1m)より図5に示すようなスイッチングパターン(SPOh、SP1h、SP0m、SP1m)を発生する。タイミング計算部44とパターン発生部45を合わせて(T0h、T1h、T0m、T1m)を計算せず、図5に示すようにEdで振幅が変調されたキャリア三角波と $(1+a)*Vh^*$ 、Vm*および $(1+a)*Vm^*$ 、Vm*とを比較することに

(7)

II

【0018】

12

* * 【表3】

SP1h, SP0h	ONするスイッチ
SP1h=1, SP0h=1	出力High相と入力Bas相の間のスイッチ
SP1h=1, SP0h=0	出力High相と入力Sec相の間のスイッチ
SP1h=0, SP0h=0	出力High相と入力Top相の間のスイッチ

【0019】一つの双方向スイッチをONしたら、残りの二つの双方向スイッチをOFFする。同様に(SPOm, SP1m)は出力Middle相のスイッチングパターンである。パターン発生部45のキャリア三角波の形は図5(c)あるいは図5(d)に示すような形でもよい。しかし、この場合には(9)式と(10)式のT2は三角波の一周期である。(SPOm, SP1m)は同様である。振幅が1のキャリア三角波と $(1+a)*Vh^*/Ed$ および Vh^*/Ed とを比較することによってスイッチングパターン(SPOh, SP1h)を発生してもよい。(SPOm, SP1m)は同様である。

【0020】図1の情報更新1部29はスイッチングパターン作成部26からのスイッチングパターンSPOhが1の時、入力情報発生部25からの入力電流指令の区間番号(IC1, IC2, IC3)と出力相情報発生部28からの出力電圧指令の区間番号(OC1, OC2, OC3)を出力する。すなわち、SPOhが0の時、情報更新1部29の出力は変わらない。SPOhが1の期間に、入力Bas相と出力三相の間の双方向スイッチはONの状態で、別のスイッチは全部OFFの状態で、入力Sec相と入力Top相は切り替わっても、出力相電圧指令の大小関係は変わっても、スイッチングは行わない。SPOhが0の期間に、すなわち入力Sec相あるいは入力Top相とある出力相の間の双方向スイッチをONする期間に、入力Sec相と入力Top相は切り替わったら、あるいは出力相電圧指令の大小関係は変わったら、キャリア一周期に入力電流の分配はアンバランスとなつて、入力電流波形に大きな振動が発生する。これはキャリア三角波と入力電流指令と同期同位相の場合には発生しないが、非同期の場合あるいは同期の時キャリアと入力電流指令の位相がずらしている場合には必ず発生する。上述ように情報更新1部29は入力Sec相あるいは入力Top相とある出力相の間の双方向スイッチをONする期間(SPOhが0の時)に入力Sec相と入力Top相が切り替わらないように保護するので、スイッチングキャリア周波数を電源電圧周波数と非同期にしても、同期の場合にキャリアと入力電流指令の位相をずらしても、入力電

※(y=r, s, t)

※流分配のバランスが破壊されることがない。したがって入力電流に大きな振動は発生しない。図1の情報更新2部30はスイッチングパターン作成部26からのスイッチングパターンSP1mが0の時、入力情報発生部25からの基準信号Beを出力する。すなわち、SP1mが1の時、情報更新2部30の出力は変わらない。入力Bas相と出力三相の間の双方向スイッチを全部ONする期間(SPOhが1の期間)に入力Bas相が変わったら、出力の三相は同時に一つの入力相から別の入力相に転流することが発生する。出力の三相が同時に転流しないと(実際には絶対同時にできない)、出力電圧波形と入力電流波形に悪影響が発生し、無駄な転流損失も発生する。情報更新2部30を利用すれば、入力Top相と出力High相および出力Middle相の間の双方向スイッチをONする期間(SP1mが0の期間)にだけ入力Bas相が変えられるように制御するので、この問題がない。

【0021】図1のスイッチ信号発生部31はスイッチングパターン作成部26からのスイッチングパターン(SPOh, SP1h, SPOm, SP1m)と、情報更新1部29からの入力電流指令の区間番号(IC1, IC2, IC3)と出力電圧指令の区間番号(OC1, OC2, OC3)、情報更新2部30からの基準信号Beにより9個の双方向スイッチ11~19のONOFF信号を発生して出力する。図6はスイッチ信号発生部の構成図である。図中の符号61は入力相情報検出部、62は出力相情報検出部、63は反転部、64はスイッチングパターン変換部、65はスイッチングパターン分配部、66はONOFF決定部である。図6の入力相情報検出部61は入力電流指令の区間番号(IC1, IC2, IC3)より表1に示すように入力相情報(Jr, Kr, Js, Js, Jt, Kt)を発生する。(Jr, Kr, Js, Js, Jt, Kt)の波形を図2に示す。表4に示すように(Jy, Ky)より入力y相(y=r, s, t)の入力電流指令のレベルは分かる。

【0022】

【表4】

入力相情報Jy, Ky	入力y相の電流指令のレベル
Jy=0, Ky=0	入力y相の電流指令が最小
Ky=1 (Jy=1 or 0)	入力y相の電流指令が中間
Jy=1, Ky=0	入力y相の電流指令が最大

【0023】図6の出力相情報検出部62は出力電圧指令の区間番号(OC1, OC2, OC3)より表2に示すように出

力相情報(Ju, Ku, Jv, Kv, Jw, Kw)を発生する。(Ju, Ku, Jv, Kv, Jw, Kw)の波形を図3に示す。表5に

(8)

13

示すように(J_x 、 K_x)より出力x相($x=u, v, w$)の電圧指令のレベルが分かる。

* 【0024】
* 【表5】

14

 $(x=u, v, w)$

出力相情報 J_x, K_x	出力x相の電圧指令のレベル
$J_x=0, K_x=0$	出力x相の電圧指令が最小
$K_x=1 (J_x=1 \text{ or } 0)$	出力x相の電圧指令が中間
$J_x=1, K_x=0$	出力x相の電圧指令が最大

【0025】入力相情報検出部61と出力相情報検出部62は同じでもよい。実際には、入力相情報検出部61と出力相情報検出部62はそれぞれICとOCをデコードして入力相情報($J_r, K_r, J_s, K_s, J_t, K_t$)と出力相情報($J_u, K_u, J_v, K_v, J_w, K_w$)を検出する。ICおよびOCではなく、($J_r, K_r, J_s, K_s, J_t, K_t$)と($J_u, K_u, J_v, K_v, J_w, K_w$)をそれぞれ入力情報テーブルと出力情報テーブルにおいて、入力情報発生部25と出力情報発生部28から直接に($J_r, K_r, J_s, K_s, J_t, K_t$)と($J_u, K_u, J_v, K_v, J_w, K_w$)を出力してもよい。この方法では、入力相情報検出部61と出力相情報検出部62が不要となるが、入力情報発生部25と出力情報発生部28をCPUで実行する場合には、CPUから出力の信号数が多いという欠点がある。図6の反転部63は $Be=0$ の時($J_r, J_s, J_t, J_u, J_v, J_w$)を反転してそれぞれ($J_r', J_s', J_t', J_u', J_v', J_w'$)として出力し、 $Be=1$ の時(J_r ※

10※、 J_s, J_t, J_u, J_v, J_w をそのままそれぞれ($J_r', J_s', J_t', J_u', J_v', J_w'$)として出力する。表6に示すように(J_y, K_y)より入力y相($y=r, s, t$)がどの相かを判断することができる。

【0026】

【表6】

入力相情報 J_y, K_y	入力y相は
$J_y=0, K_y=0$	Bas相
$K_y=1 (J_y=1 \text{ or } 0)$	Sec相
$J_y=1, K_y=0$	Top相

【0027】表7に示すように(J_x, K_x)より出力x相($x=u, v, w$)がどの相かを判断することができる。

【0028】

【表7】

 $(x=u, v, w)$

出力相情報 J_x, K_x	出力x相は	(PJ_x, PK_x)
$J_x=0, K_x=0$	Low相	(0, 0)
$K_x=1 (J_x=1 \text{ or } 0)$	Middle相	(PJ_m, PK_m)
$J_x=1, K_x=0$	High相	(PJ_h, PK_h)

【0029】図6のスイッチングパターン変換部64はスイッチングパターン($SP0h, SP1h$)を表8に示すよう(PJh, PKh)に変換する。

【0030】

【表8】

$SP1h, SP0h$	PJh, PKh
$SP1h=1, SP0h=1$	$PJh=0, PKh=0$
$SP1h=1, SP0h=0$	$PKh=1 (PJh=1 \text{ or } 0)$
$SP1h=0, SP0h=0$	$PJh=1, PKh=0$

【0031】($SP0m, SP1m$)を同様に(PJm, PKm)に変換する。 (PJh, PKh, PJm, PKm) の波形を図5に示す。図6のスイッチングパターン分配部65は出力相情報($J_u', K_u, J_v', K_v, J_w', K_w$)によって出力High相のス

イッキングパターン(PJh, PKh)と出力Middle相のスイッチングパターン(PJm, PKm)を出力の三相に分配して、出力各相のスイッチングパターン($PJu, PKu, PJv, PKv, PJw, PKw$)を作成する。出力Low相と入力Bas相の間の双方向スイッチを常にONする。すなわち、出力x相($x=u, v, w$)において、(J_x, K_x)によって表7に示すように出力x相を判断し、出力x相がHigh相の場合(PJh, PKh)を、出力x相がMiddle相の場合(PJm, PKm)を、出力x相がLow相の場合(0, 0)を、出力x相のスイッチングパターン(PJx, PKx)として出力する。 (PJx, PKx) によって表9に示すように出力x相($x=u, v, w$)に接続された三つの双方向スイッチの一つをONする。

【0032】

【表9】

(9)

15

PJx, PKx	ONする双方向スイッチ
PJx=0, PKx=0	出力x相と入力Bas相の間の双方向スイッチ
PKx=1 (PJx=1 or 0)	出力x相と入力Sec相の間の双方向スイッチ
PJx=1, PKx=0	出力x相と入力Top相の間の双方向スイッチ

16

【0033】一つの双方向スイッチをONしたら、残りの二つの双方向スイッチをOFFする。図6のONOFF決定部66は各双方向スイッチに関係がある入力相情報と出力相のスイッチングパターンを比較して各双方向スイッチのONOFF信号を決定して出力する。双方向スイッチSyx *

* (y=r, s, t ; x=u, v, w)において、(Jy', Ky)と(PJx, PKx)を表10に示すように比較して双方向スイッチSyxのONOFF信号Cyxを発生する。

【0034】
【表10】

(x=u, v, w, y=r, s, t)

Ky, PKx	Jy', PJx	決定の結果
Ky=PKx=1	Jy', PJxを無視する	SyxをONする, Cyx=1
Ky≠PKx	Jy', PJxを無視する	SyxをOFFする, Cyx=0
Ky=PKx=0	Jy'=PJx	SyxをONする, Cyx=1
Ky=PKx=0	Jy'≠PJx	SyxをOFFする, Cyx=0

【0035】図7と図8にスイッチ信号発生部の論理回路を示す。

【0036】双方向スイッチドライブ部32はスイッチ信号発生部31からの9個双方向スイッチのONOFF信号によって9個双方向スイッチ11～19をONOFF制御する。

【0037】本発明の三相/三相PWMサイクロコンバータの制御装置には、CPUを入れてもよい。例えば、加算部23、入力電流分配率発生部24、入力情報発生部25、出力電圧指令関数発生部27、出力情報発生部28、およびスイッチングパターン作成部26の電圧指令関数変換部41と電源電圧変換部42と出力線間電圧指令計算部43はCPUで処理される。タイミング計算部44はCPUで処理されてもよい。しかし、タイミング計算部44はCPUで処理されたら、CPUのサンプリング周期がキャリアの半周期より短いことは難しい。上述の実施例では、入力力率補償角と加算部23は必ずしも必要ではない。しかし、この場合には入力力率の可変が不可能になるので、理論的に入力力率を1に固定しているが、実際にはフィルタコンデンサの影響で入力力率が1にならない。上述の実施例のように、入力力率補償角と加算部23を入れて入力力率を自由に調整することによって実際の入力力率を1に制御することができる。

【0038】

【発明の効果】以上述べたように、本発明によれば三相/三相PWMサイクロコンバータのデジタル制御方式が可能であり、二つだけの出力線間電圧指令より作成した二つだけのスイッチングパターンから出力三相に分配するので、制御用のCPUのオンライン計算量が少なく制御回路が簡単となる。さらに、情報更新手段により各出力相と入力Top相または入力Sec相の間の双方向スイッチ

がON状態の期間に入力Top相と入力Sec相が変わらないように制御するので、スイッチングキャリア周波数を電源電圧周波数と非同期にしても、同期の場合キャリアと入力電流指令の位相をずらしても入力電流分配のバランスが破壊されることがないので、入力電流に大きな振動は発生しないし、出力電圧が不安定な状態になることもない。

【図面の簡単な説明】

【図1】三相/三相PWMサイクロコンバータの制御装置の構成図である。

【図2】電源電圧、入力電流指令、入力電流分配率、基準信号と入力相情報の波形の図である。

【図3】出力電圧指令、出力電圧指令関数と出力相情報の波形の図である。

【図4】スイッチングパターン作成部の構成図である。

【図5】スイッチングパターンの図である。(a)は出力High相のスイッチングパターンの図である。(b)は出力Middle相のスイッチングパターンの図である。

【図6】スイッチ信号発生部の構成図である。

【図7】スイッチ信号発生部の論理回路図である。

【図8】スイッチ信号発生部の論理回路図の補足図である。

【符号の説明】

1 三相交流電源

2 三相交流電動機

3、4、5 リアクトル

6、7、8 コンデンサ

11、12、13、14、15、16、17、18、19 自己消弧能力をもつ双方向スイッチ

21 三相トランジストとフィルタ

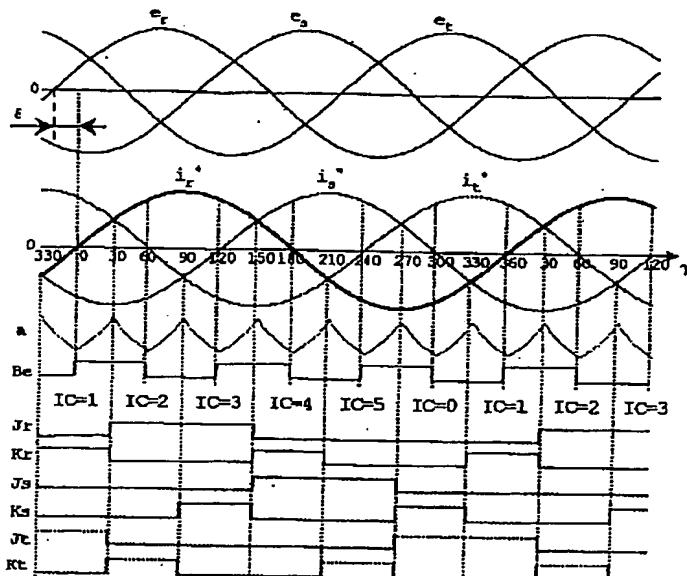
22 電源電圧検出部

(10)

17

2 3 加算部
 2 4 入力電流分配率発生部
 2 5 入力情報発生部
 2 6 スイッチングパターン作成部
 2 7 出力電圧指令関数発生部
 2 8 出力情報発生部
 2 9 情報更新1部
 3 0 情報更新2部
 3 1 スイッチ信号発生部
 3 2 双方向スイッチドライブ部
 4 1 電圧指令関数変換部
 4 2 電源電圧変換部
 4 3 出力線間電圧指令計算部
 4 4 タイミング計算部
 4 5 パターン発生部
 6 1 入力相情報検出部
 6 2 出力相情報検出部
 6 3 反転部
 6 4 スイッチングパターン変換部

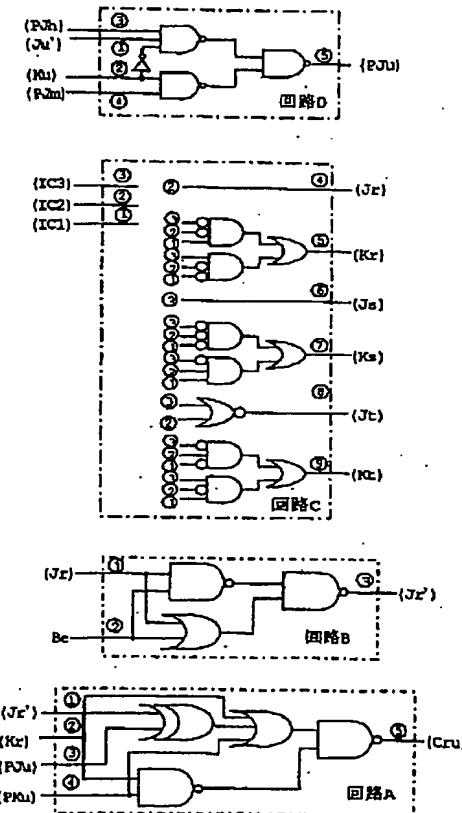
【図2】



18

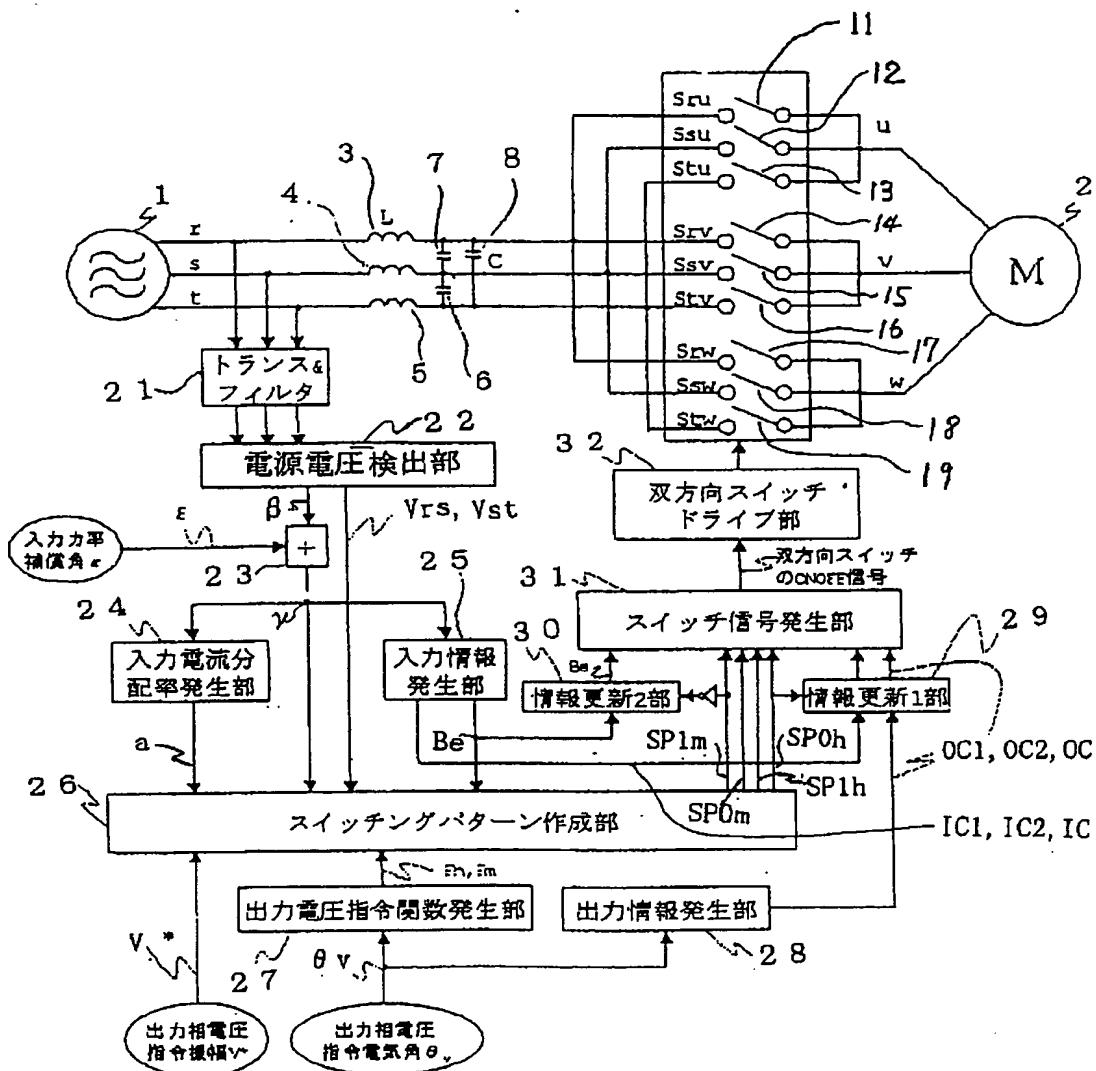
6 5 スイッチングパターン分配部
 6 6 ONOFF 決定部
 a 入力電流分配率
 Be 基準信号
 IC 入力電流指令の区間番号
 IC1, IC2, IC3 入力電流指令の区間番号の二進数の三ビット
 OC 出力電圧指令の区間番号
 OC1, OC2, OC3 出力電圧指令の区間番号の二進数の三ビット
 SP0h, SP1h, SP0m, SP1m スイッチングパターン
 Vrs 電源 r 相と s 相の間の線間電圧
 Vst 電源 s 相と t 相の間の線間電圧
 V* 出力相電圧指令の振幅
 β r 相の電源相電圧の位相
 γ r 相の入力電流指令の位相
 ε 入力力率補償角
 θv 出力相電圧指令の位相
 整理番号 1 2 5 1 1

【図8】



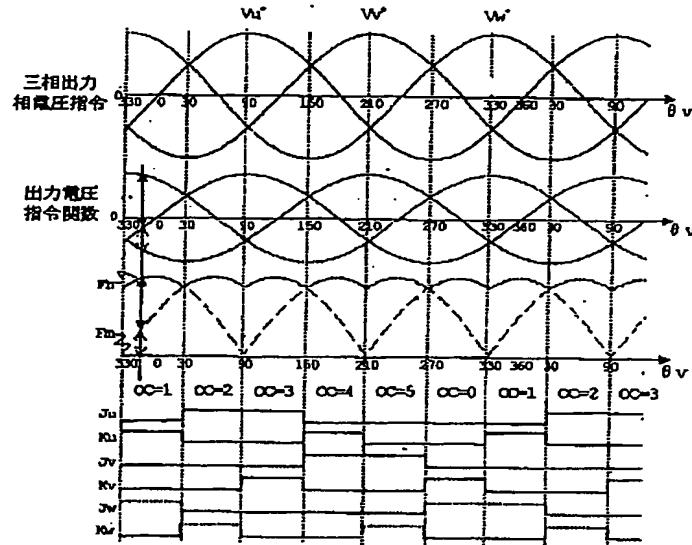
(11)

【図1】



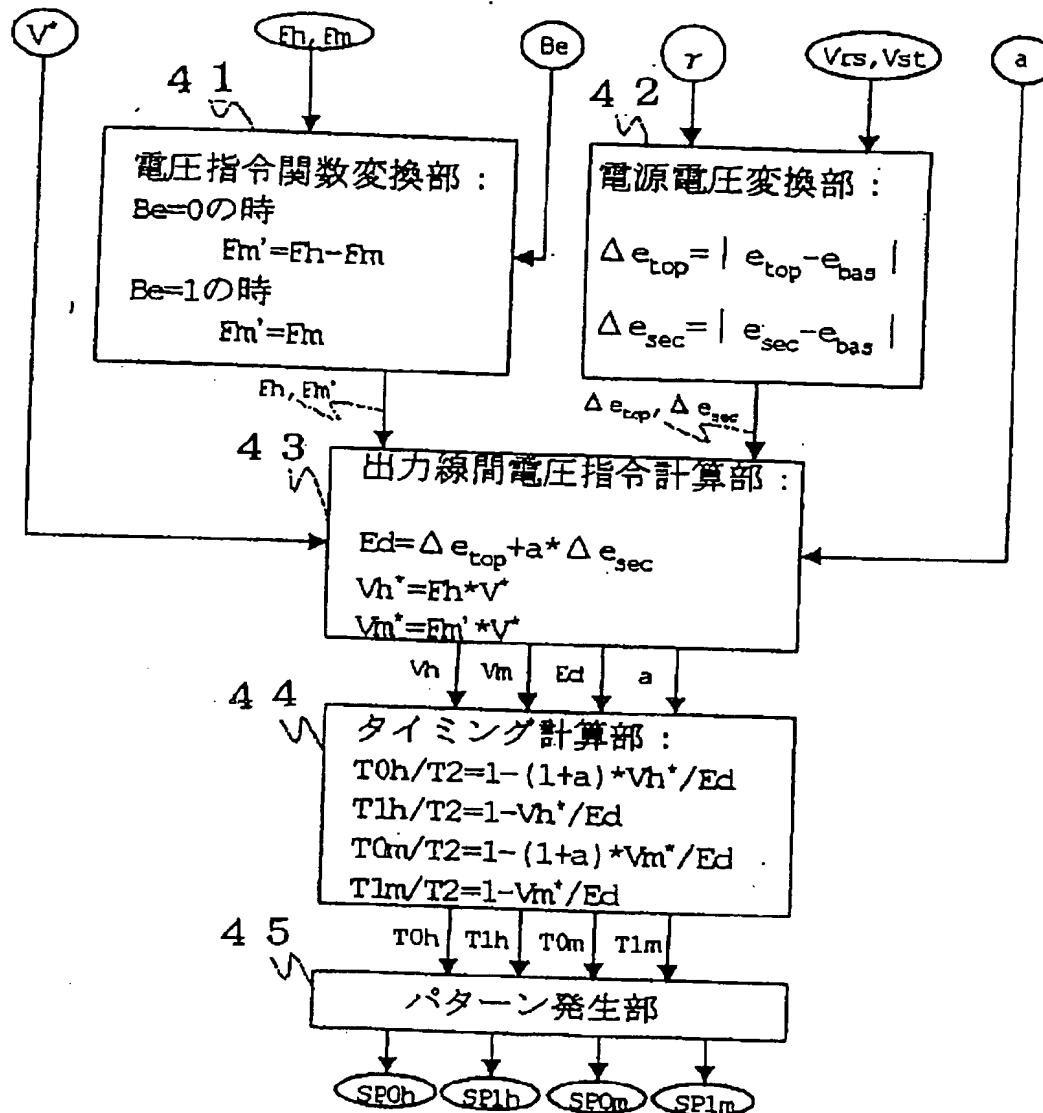
(12)

【図3】



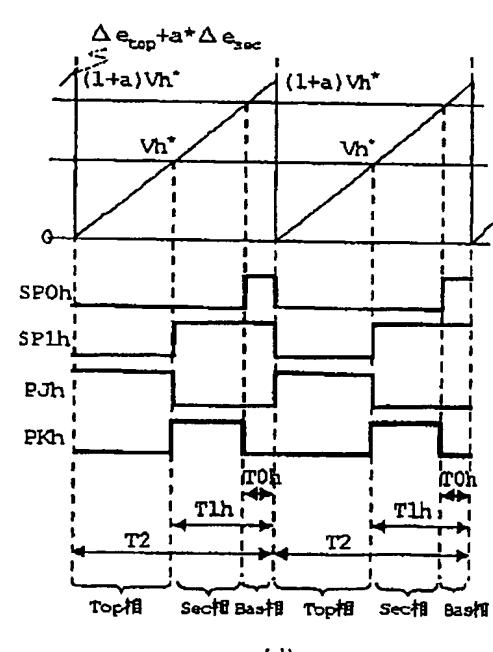
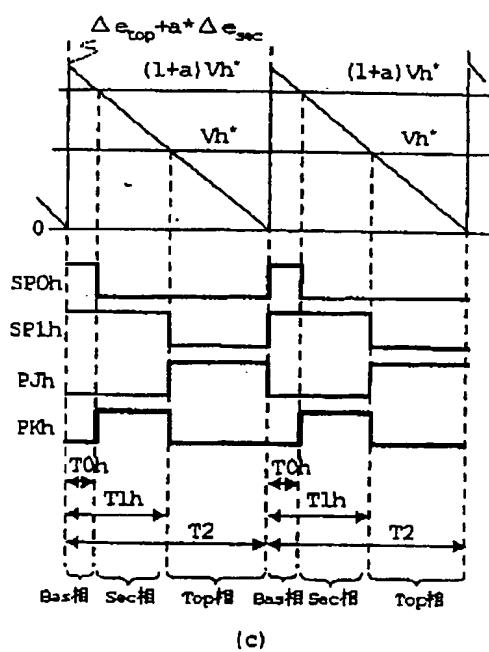
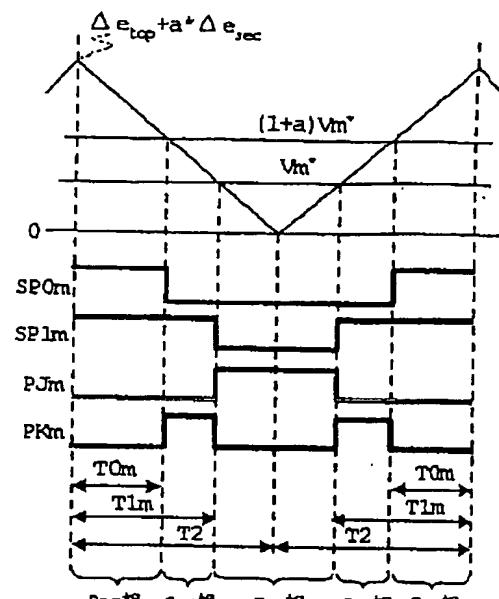
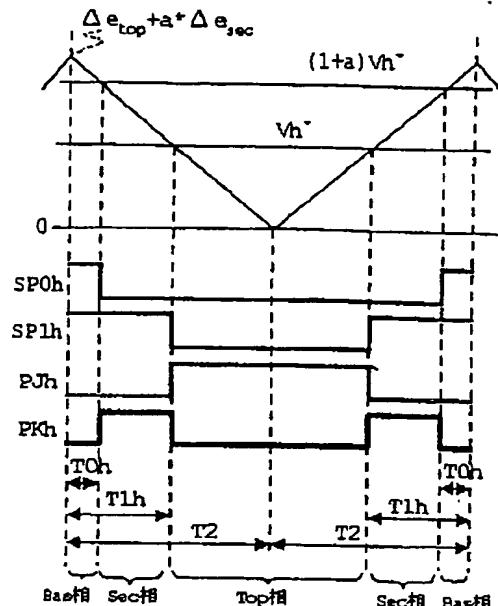
(13)

【図4】



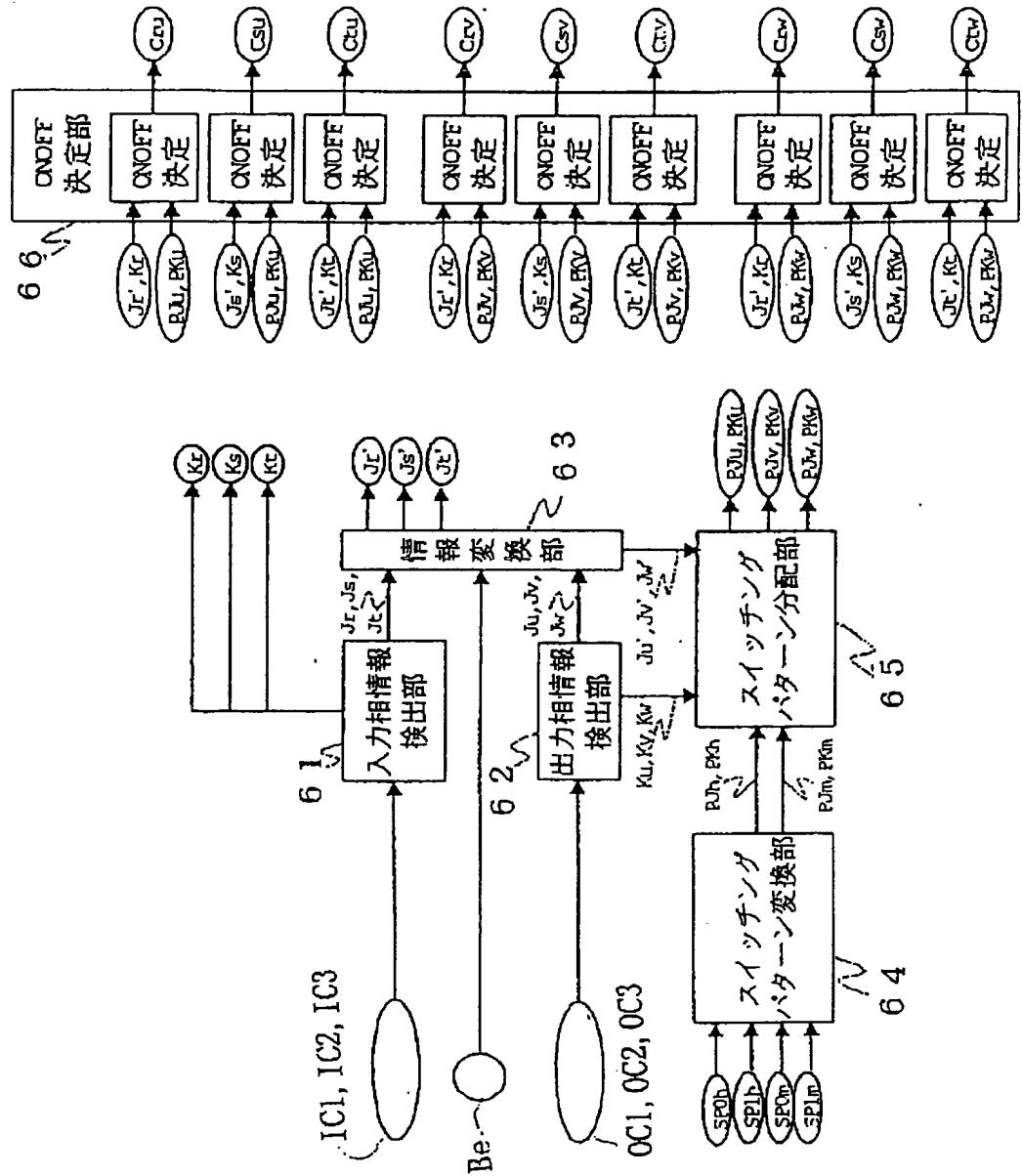
(14)

【図5】



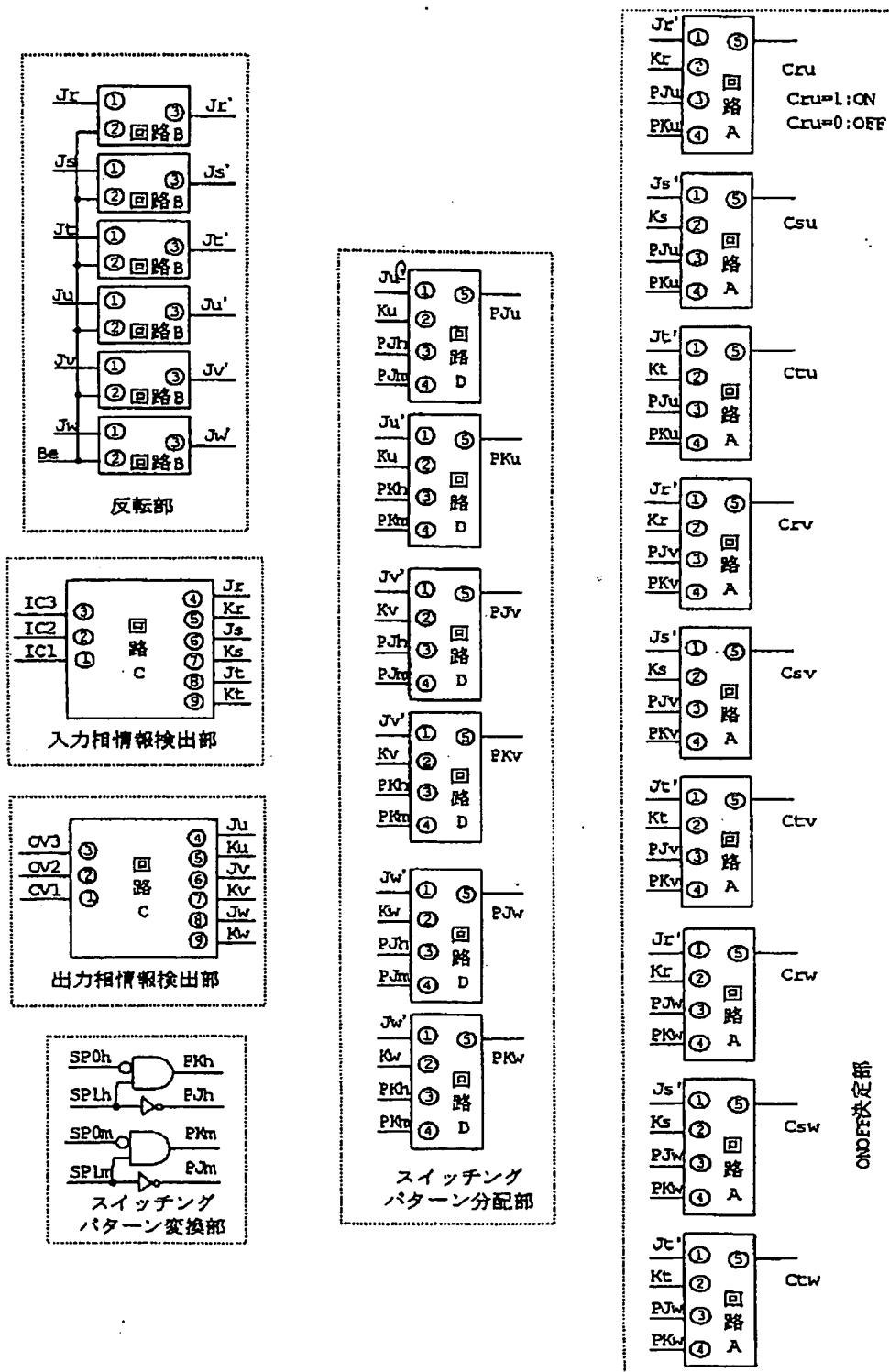
(15)

【図6】



(16)

[図7]



(17)

フロントページの続き

(72)発明者 渡辺 英司
福岡県北九州市八幡西区黒崎城石2番1号
株式会社安川電機内